FIȘA DISCIPLINEI

1. Date despre program

1.1. Instituția de învățământ superior	Universitatea „Sapientia" din municipiul Cluj-Napoca
1.2. Facultatea/ DSPP	Facultatea de Științe Tehnice și Umaniste din Târgu Mureș
1.3. Domeniul de studii	Calculatoare și tehnologia informației
1.4. Ciclul de studii	Licență
1.5. Programul de studiu	Calculatoare
1.6. Calificarea	Inginer

2. Date despre disciplină

2.0. Departamentul						Departamentul de inginerie electrică	
2.1 Denumirea disciplinei						**Circuite digitale reconfigurabile**	
2.2 Titularul disciplinei / activităților de curs						Conf. dr .ing. Brassai Sándor Tihamér	
2.3 Titularul (ii) activităților de	seminar					-	
	laborator					Conf. dr .ing. Brassai Sándor Tihamér	
	proiect					-	
2.4 Anul de studiu	4	2.5 Semestrul	7	2.6. Tipul de evaluare	EX	2.7 Regimul disciplinei	DO

3. Timpul total estimat (ore pe semestru al activităților didactice)

3.1 Număr de ore pe săptămână	3	Din care: 3.2 curs	2	3.3 seminar /laborator/ / proiect	0 /1/ /1
3.4 Total ore din planul de învățământ	42	Din care: 3.5 curs	28	3.6 seminar / laborator / proiect	0 /14 /14
Distribuția fondului de timp:					ore
a) Studiul după manual, suport de curs, bibliografie și notițe					26
b) Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren					12
c) Pregătire laboratoare, teme, referate, portofolii și eseuri					28
d) Tutoriat					-
e) Examinări					3
f) Alte activități:					-

3.7 Total ore studiu individual	69
3.8 Total ore pe semestru	125
3.9 Numărul de credite	5

4. Precondiții (acolo unde este cazul)

4.1 de curriculum	•
4.2 de competențe	•

5. Condiții (acolo unde este cazul)

5.1 De desfășurare a cursului	• Sală de curs cu tablă, videoproiector și tabletă grafică
5.2 De desfășurare a laboratorului/proiectului	• Laborator cu circuite digitale reconfigurabile (Sistem de dezvoltare Zybo), instrumentație pentru depanare hardware, osciloscop, analizator logic • Calculatoare cu softuri de proiectare specifice circuitelor digitale reconfigurabile (Xilinx Vivado și Vivado HLS, Matlab și System Generator)

6. Competențele specifice acumulate

Competențe profesionale	• C2. Proiectarea componentelor hardware, software și de comunicații • C2.1 Descrierea structurii și funcționării componentelor hardware, software și de comunicații • C2.2 Explicarea rolului, interacțiunii și funcționării componentelor sistemelor hardware, software și de comunicații • C2.3 Construirea unor componente hardware, software și de comunicații folosind metode de proiectare, limbaje, algoritmi, structuri de date, protocoale și tehnologii • C2.4 Evaluarea caracteristicilor funcționale și nefuncționale ale componentelor hardware, software și de comunicații, pe baza unor metrici • C2.5 Implementarea componentelor sistemelor hardware, software și de comunicație • C4. Îmbunătățirea performantelor sistemelor hardware, software si de comunicații • C4.1 Identificarea și descrierea elementelor definitorii ale performantelor sistemelor hardware, software și de comunicații • C4.2 Explicarea interacțiunii factorilor care determina performantele sistemelor hardware, software și de comunicații • C4.3 Aplicarea metodelor si principiilor de baza pentru creșterea performantelor sistemelor hardware, software și de comunicații • C4.4 Alegerea criteriilor si metodelor de evaluare a performantelor sistemelor hardware, software și de comunicații • C4.5 Dezvoltarea de soluții profesionale pentru sisteme hardware, software și de comunicații bazate pe creșterea performantelor • C6.5 Dezvoltarea și implementarea de proiecte profesionale pentru sisteme inteligente
Competențe transversale	•

7. Obiectivele disciplinei (reieșind din grila competențelor acumulate)

7.1 Obiectivul general al disciplinei	• dezvoltarea gândirii științifice, familiarizarea viitorului specialist cu sistemele digitale reconfigurabile, (în special cu sistemele FPGA) respectiv cu limbajele de descriere hardware VHDL utilizate în proiectarea sistemelor pe bază de circuite FPGA respectiv familiarizarea viitorului specialist cu aplicațiile de proiectare și testare utilizate în domeniul circuitelor digitale reconfigurabile
7.2 Obiectivele specifice	• însușirea de către studenți a abilităților și cunoștințelor necesare pentru a proiecta și implementa aplicații prin utilizarea circuitelor digitale reconfigurabile • dezvoltarea abilităților de modelare a sistemelor digitale complexe

8. Conținuturi

8.1 Curs	Metode de predare	Observații
Capitolul I. Introducere. Sisteme digitale reconfigurabile PAL, PLA, PLD, CPLD, FPGA. Avantajele circuitelor digitale reconfigurabile. Aplicațiile circuitelor FPGA.	expunere	2 ore
Capitolul VII. Arhitectura sistemelor FPGA (Blocuri Logice Configurabile, Blocuri de intrare ieșire, Manager digital semnale de ceas, Memorii BlockRAM, Multiplicatoare incorporate), Interconectarea Blocurilor Logice Configurabile, Rețeaua pentru manipularea semnalelor de ceas, Configurarea, inițializarea cipurilor FPGA, Interfața JTAG.	expunere	4 ore

Capitolul II. Nivelele de abstractizare în cadrul limbajelor de descriere hardware (descriere nivel tranzistor, descriere la nivel porți logice, descriere la nivel transfer registre, nivel de descriere procesor). Domenii de proiectare (fizic, funcțional, structural). Fazele de bază ale proiectării și testării aplicațiilor în circuite FPGA. Diagrama Y.	expunere	2 ore
Capitolul III. Tehnici de programare concurentă în VHDL, Tehnici de programare secvențială în VHDL. Procesorul Picoblaze (Structura procesorului, porturi intrare-ieșire, sistemul de întrerupere)	expunere	4 ore
Capitolul IV. Soluții de partiționare a aplicației software/hardware. Co-simulare hardware (Exemplu aplicație în Xilinx System Generator for DSP).	expunere	4 ore
Capitolul V. Familii de FPGA. Dezvoltarea familiilor FPGA. Architecturi FPGA alte producători.	expunere	4 ore
Capitolul VI.: Utilizarea tehnicilor de sinteză de nivel înalt în implementarea unor algoritmi complecși în circuite FPGA	expunere	4 ore
Capitolul VIII. Paradigme de reconfigurare a circuitelor FPGA. Reconfigurare statică, Reconfigurare în timpul funcționării	expunere	2 ore
Capitolul IX Soluții de bootare a aplicațiilor realizate în circuite digitale reconfigurabile.	expunere	2 ore

Bibliografie

1. Volnei A. Pedroni.:*Circuit Design with VHDL*, MIT Press, Cambridge, Massachusetts, London, England, 2004
2. Pong. P. Chu: *FPGA Prototyping by VHDL Examples XILINX SPARTAN-3 Version*, John Whiley & Sons, Hoboken, New Jersey, 2008
3. Pong. P. Chu: *RTL Hardware Design Using VHDL*, John Whiley & Sons, Hoboken, New Jersey, 2006
4. Clive „Max" Maxfield,:*The Design Warrior's Guide to FPGAs*,Elsevier, 2004
5. Steve Kilts.-Hoboken, N.J. *Advanced FPGA design: architecture, implementation and optimization*: Wiley-Interscience, 2007.-xv, 336 p.- 978-0-470-05437-6.
6. Brassai Sándor Tihamér, Újrakonfigurálható digitális áramkörök tervezési és tesztelési módszerei, Editura Scientia, Cluj Napoca, 2018, ISBN 978-606 975-020-9.
7. Lee, Edward Ashford, and Sanjit A. Seshia. Introduction to embedded systems: A cyber-physical systems approach. Mit Press, 2016, https://ptolemy.berkeley.edu/books/leeseshia/releases/LeeSeshia_DigitalV2_2.pdf
8. Fan, Xiaocong. Real-time embedded systems: design principles and engineering practices. Newnes, 2015, http://index-of.co.uk/Various/Real-Time%20Embedded%20Systems%20%5B2015%5D.pdf

Bibliografie opțională

1. Jean-Pierre Deschamps, Gery Jean Antoine Bioul, Gustavo D. Sutter.-Hoboken, N.J., *Synthesis of arithmetic circuits: FPGA, ASIC and embedded systems* : Wiley-Interscience, 2006.-XIX, 556 p
2. Stephen Brown, Zvinko Vranesic,: *Fundamentals of Digital Logic with Verilog Design, Second Edition*, McGraw-Hill Higher Education, 2008
3. Tanenbaum A.: Számítógép-architektúrák, Panem Budapest, 2001
4. Vikram, Arkalgud Chandrasetty, A practical guide for VLSI designers : FPGA/ASIC design and implementation flows illustrated with examples, CreateSpace , Scotts Valley, Cal. 2011
5. Schmidt, Andrew G. Embedded Systems Design with Platform FPGAs. Morgan Kaufmann, 2010

8.2 Seminar – nu este cazul	Metode de predare	Observații
8.3 laborator		
1. Introducere în utilizarea programelor de descriere hardware utilizate în proiectarea sistemelor digitale complexe. În cadrul orei de laborator se efectuează proiectarea unui automat cu stări finite în VHDL prezentând studenților fazele de bază a proiectării, respectiv pachetelor de programe corespunzător fiecărei faze.	realizare programe în limbaj VHDL	2 ore
2. Însușirea cunoștințelor de programare în VHDL Analiza sistemelor prin utilizarea simulatorului ISIM integrat în programul Vivado. Implementarea unui automat cu cale de date FSMD.	realizare programe în limbaj VHDL	2 ore
3. Implementarea aplicațiilor prin System Generator (co-simulare hardware). Module de bază Gateway In, Gateway Aut, Blackbox, numărătoare, memorii).	Implementare aplicație în System Generator	4 ore
4. Testarea și depanarea unei aplicații implementat în System Generator.	realizare programe în	2 ore

Utilizarea osciloscopului pentru testarea modulului proiectat.	limbaj VHDL, testare aplicație System Generator	
5. Analiza semnalelor unui circuit direct în FPGA prin analizatorul ILA integrat	Depanare aplicație prin analizator incorporat	2 ore
6. Soluții de sinteză de nivel înalt. Exemplu aplicație	Proiectarea hardware în Matalb/ C	2 ore
8.4 proiect		
1. Prezentarea proiectului. Specificarea parametrilor funcționali și electrici al sistemului digital care urmează a fi proiectat în cadrul orelor de proiect. Prezentare arhitecturii sistemului de dezvoltare. Exemple teme de proiect: Proiectarea unui sistem digital pentru măsurarea frecvenței semnalelor digitale, Procesor FUZZY, Generator de semnale, interfațarea diferitelor module periferice cu interfață SPI: convertor A/D, accelerometru, giroscop, magnetometru; sistem de măsurare distanță pe bază de senzor ultrasonic; generator numere aleatorii; aplicație de control roboți mobili; filtre convoluționale; filtru FIR; filtru IIR; interfațare display touch screen; interfațare modul RF 2.4GHz; implementarea algoritmi de codare/decodare;)	Expunere	2 ore
2. Partiționarea aplicației. Definirea modulelor de bază. Utilizarea diferitelor metode de proiectare (top-down, bottom, mixt, descriere funcțională sau structurală). Definirea interfețelor de comunicare între module. Specificarea constrângerilor de proiectare. Proiectarea modulelor sistemului în VHDL.	Proiectare. Realizare programe în VHDL	2 ore
3. Proiectarea modulelor sistemului în VHDL sau prin metode de sinteză de nivel înalt. Analiza modulelor prin simulare (Simulator integrat Xilinx Vivado sau Xilinx System Generator), reproiectarea modulelor cu funcționare eronată	Proiectare. Realizare programe în VHDL și/sau sinteză de nivel înalt C, C++). Utilizare instrumente de măsurare osciloscop, analizator logic	2 ore
4. Integrarea modulelor proiectate în nivelul ierarhic superior. Analiza sistemului prin simulare software și analiza semnalelor direct în circuitul FPGA prin analizatorul logic integrat ILA.	Implementare aplicație în Xilinx Vivado sau Xilinx System Generator. Simulare model	2 ore
5. Finalizarea proiectului. Corectarea erorilor, reproiectarea modulelor cu funcționare eronată.	Implementare aplicație în Vivado sau System Generator. Simulare model, validare module programe în VHDL.	2 ore
6. Punerea în funcțiune a sistemului realizat. Efectuarea măsurătorilor și validarea sistemului implementat.	Efectuare măsurători, utilizare instrumente de măsură	2 ore
7. Verificare cunoștințelor practice și prezentarea proiectelor realizate.	8. Susținere proiect	2 ore

Bibliografie

1. Brassai Sándor Tihamér, Újrakonfigurálható digitális áramkörök tervezési és tesztelési módszerei, Editura Scientia, Cluj-Napoca, 2018, ISBN 978-606 975-020-9.
2. Vikram, Arkalgud Chandrasetty, A practical guide for VLSI designers : FPGA/ASIC design and implementation flows illustrated with examples, CreateSpace , Scotts Valley, Cal. 2011

9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatori reprezentativi din domeniul aferent programului

- Conținutul disciplinei este în concordanță cu cerințele planului de învățământ, cu conținutul disciplinei predate la alte Universități din țară (Universitatea Tehnică din Cluj-Napoca (https://etti.utcluj.ro/files/FiseDisciplina/EaRo/4810.pdf), Universitatea Transilvania din Brașov, Universitatea Tehnică „Gheorghe Asachi" din Iași) și de peste hotare (Universitatea din Miskolc)
- Programarea, proiectarea și verificarea sistemelor implementate în circuite FPGA se realizează folosind aplicații software standard în industria electronică digitală și plăci cu circuite FPGA (Zybo Development Board) cu largă aplicabilitate industrială.

10. Evaluare

A. Condiții de îndeplinit pentru prezentarea la evaluare:

Efectuarea tuturor lucrărilor de laborator și promovarea testului de evaluare la laborator

Condiții de îndeplinit pentru a susține colocviul de laborator:

- participarea activă a studentului la orele de laborator
- rezolvarea și prezentarea săptămânală a temelor de laborator și temelor de casă

2). Condiții de îndeplinit pentru a se prezenta la examen:

- să fie îndeplinite condițiile privind prezența la orele de laborator
- obținerea unei note de trecere la testul de evaluare laborator

B. Criterii, metode și ponderi în evaluare:

Tip activitate		10.1 Criterii de evaluare	10.2 Metode de evaluare	10.3 Pondere din nota finală
10.4 Curs		Profunzimea înțelegerii materiei	examen scris cu subiect de teorie și rezolvare de probleme	50%
10.5	Seminar	-	-	-
	Laborator	Programare în VHDL Implementare aplicații în System Generator Simulare module implementate	Evaluare pe parcurs.	-
	Proiect	Înțelegerea tematicii proiectului propuse. Realizarea corectă a modelelor, efectuarea corecta a simulațiilor, interpretarea corectă a fenomenelor, documentarea adecvată a proiectului. Respectarea termenului de predare a proiectului	Evaluarea realizării practice a proiectelor verificate pe parcursul semestrului. Evaluarea proiectului la sfârșitul semestrului (studentul răspunde la câteva întrebări legat de implementarea și funcționarea aplicației proiectate). Evaluarea documentației întocmite la sfârșitul semestrului-	50%

10.6 Standard minim de performanță
Rezolvarea parțială a subiectelor teoretice o Cunoașterea arhitecturii și a principiului de funcționare a circuitelor digitale reconfigurabile o Fazele de bază a proiectării aplicațiilor în circuite FPGA o Metode de proiectare a aplicațiilor în circuite FPGA o Procesoare incorporate utilizate în circuit digitale reconfigurabile

Rezolvarea majorității problemelor:

- aplicație cu automat cu stări finite cu cale de date de implementat în VHDL (diagramă de stare, schema bloc, program în VHDL)
- prezentarea structurii de bază pentru o aplicație prin utilizarea unui procesor de tip Picoblaze

Media ponderată se calculează numai din note de trecere (fiecare notă parțială trebuie să fie >5).

	Semnătura titularului disciplinei:	Semnătura titularului /rilor de aplicații:
	Conf. dr. ing. Brassai Sándor Tihamér	Conf. dr. ing. Brassai SándorTihamér
Data:	Semnătura directorului de departament:	Semnătura coordonatorului programului de studii:
16. 09. 2019	Conf. dr. ing. Domokos József	Ș.l. dr .ing. Szabó László Zsolt